

Best Available Copy

CERTIFIED COPY OF
PRIORITY DOCUMENT

#2

J1042 U.S. PTO
09/825978
04/06/01

대한민국 특허청
KOREAN INDUSTRIAL
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Industrial
Property Office.

출원번호 : 특허출원 2000년 제 48975 호
Application Number

출원년월일 : 2000년 08월 23일
Date of Application

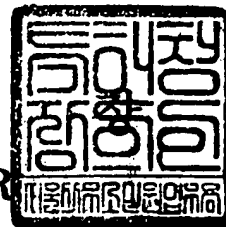
출원인 : 학교법인 한국정보통신학원
Applicant(s)



2000 년 10 월 13 일

특 허 청

COMMISSIONER



【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0003
【제출일자】	2000.08.23
【발명의 명칭】	다단 궤환형 버스트모드 광수신기
【발명의 영문명칭】	BURST MODE TYPE OPTICAL RECEIVER BY USING MULTI-STAGE FEEDBACK
【출원인】	
【명칭】	학교법인 한국정보통신학원
【출원인코드】	2-1999-038195-0
【대리인】	
【성명】	장성구
【대리인코드】	9-1998-000514-8
【포괄위임등록번호】	2000-005740-6
【대리인】	
【성명】	이철희
【대리인코드】	9-1998-000480-5
【포괄위임등록번호】	2000-005742-1
【발명자】	
【성명의 국문표기】	한섭
【성명의 영문표기】	HAN, Sub
【주민등록번호】	740131-1018821
【우편번호】	412-270
【주소】	경기도 고양시 덕양구 화정동 936 은빛마을 아파트 612동 202호
【국적】	KR
【발명자】	
【성명의 국문표기】	이만섭
【성명의 영문표기】	LEE, Man Seop
【주민등록번호】	521225-1117415
【우편번호】	305-755
【주소】	대전광역시 유성구 어은동 99 한빛아파트 133동 1102호
【국적】	KR

【심사청구】

청구

【취지】

특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인

장성구 (인) 대리인

이철희 (인)

【수수료】**【기본출원료】**

20 면 29,000 원

【가산출원료】

1 면 1,000 원

【우선권주장료】

0 건 0 원

【심사청구료】

2 항 173,000 원

【합계】

203,000 원

【감면사유】

학교

【감면후 수수료】

101,500 원

【첨부서류】

1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

본 발명은 다단 궤환형 버스트모드 광수신기에 관한 것으로, 특히 이 광수신기는 광검출부에서 검출된 전류신호와 기준신호를 입력으로 받아 그 차를 검출하여 출력전압을 발생하는 차동전치증폭부와, 차동전치증폭부의 오프셋을 보상하기 위한 전류원, 그리고 출력전압과 기준신호를 비교하되, 기준신호의 레벨이 차동전치증폭부의 출력전압의 중간값에 맞추어지도록 적어도 2개이상의 증폭기들이 다단으로 연결되고, 최종단의 증폭기 출력에 응답하여 턴온되는 구동 트랜지스터와, 구동 트랜지스터에 의해 인가된 전압을 충전하는 커패시터를 갖는 피크검출부로 구성된다. 그러므로, 본 발명은 다단으로 연결된 증폭기에 의해 내부 트랜지스터의 턴온 전압에 의한 구조적 오프셋이 증폭기 개수의 이득 G^N 만큼 감소하게 되어 피크검출부에서 정확한 기준신호를 출력하기 때문에 출력데이터의 펄스폭 왜곡현상을 줄일 수 있다.

【대표도】

도 3

【명세서】**【발명의 명칭】**

다단 궤환형 버스트모드 광수신기{BURST MODE TYPE OPTICAL RECEIVER BY USING MULTI-STAGE FEEDBACK}

【도면의 간단한 설명】

도 1은 종래 기술에 의한 궤환형 버스트모드 광수신기의 일 예를 나타낸 회로도,
도 2는 도 1에 도시된 광수신기의 출력파형도,
도 3은 본 발명에 따른 다단 궤환형 버스트모드 광수신기의 일 예를 나타낸 회로도,
도 4는 도 3에 도시된 광수신기의 출력파형도,
도 5는 본 발명의 일 실시예에 따른 다단 궤환형 버스트모드 광수신기의 상세한 회로도.

<도면의 주요부분에 대한 부호의 설명>

100 : 차동전치증폭부	102, 112, 114 : 증폭기
110 : 피크검출부	116 : 구동 트랜지스터
118 : 버퍼 트랜지스터	119 : 바이어스회로

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<10> 본 발명은 버스트모드 광수신기에 관한 것으로서, 특히 광통신 네트워크에서 버스트모드로 동작하는 광수신기의 판별 임계값으로 사용되는 기준신호를 정확히 추출하여

수신감도를 개선할 수 있는 다단 궤환형 버스트모드 광수신기에 관한 것이다.

<11> 차세대 통신은 가입자들에게 멀티미디어 서비스 등의 많은 정보를 보다 빠르게 전송하기 위하여 가정까지 광선로를 설치하는 광 가입자망(Fiber To The Home)을 요구하게 되었다. 광 가입자망의 가장 큰 문제점은 기존의 동선으로 이루어진 가입자망을 대체하는데 비용이 많다는 것이다. 이에 따라, 저비용의 광 가입자망 구축에 수동형 광통신망(ATM-PON, Super PON)이 고려되고 있다. 이러한 가입자 망에서 각 노드는 정해진 시간 슬롯을 이용하여 다른 노드로 패킷을 전송하는 시분할 방식이 일반적으로 사용되며 망 내의 데이터는 버스트모드 특성을 지닌다. 여기서 각노드들 사이의 서로 다른 전송 경로에서 생기는 광섬유 손실과 분산으로 인해 수신된 버스트 패킷들의 크기와 위상이 각각 달라지게 되므로 기존의 점대점 링크에서와는 다른 방식의 수신기가 요구된다.

<12> 이에 따라 최근에는 수신된 패킷들의 크기와 위상이 동일해지는 버스트모드 광수신기가 사용되고 있다. 일반적으로 버스트모드 광수신기는 기존의 AC 커플링 방식에서 쓰인 DC 블록 커패시터를 제거하여 커패시터의 충전 시간으로 인한 버스트 데이터의 손상을 막고, 데이터의 판별을 위한 기준신호로서 임계값(detection threshold)을 수신 버스트 패킷마다 추출하고 또 데이터를 추출된 판별 임계값을 중심으로 대칭적으로 증폭시킴으로서 CDR(Clock Data Recovery)의 일부 기능을 제공해야 한다.

<13> 도 1은 종래 기술에 의한 궤환형 버스트모드 광수신기의 일 예를 나타낸 회로도로서, 이를 참조하면, 종래의 궤환형 버스트모드 광수신기는 광검출부(2)와, 차동전치증폭부(10)와, 피크검출부(20)로 구성된다.

<14> 여기서, 상기 차동전치증폭부(10)는 광검출부에서 검출된 전류신호를 입력으로 받아 전압을 출력하는 역할을 하는데, 입력전류대 출력전압의 비인 트랜스임피던스는 증폭

기(12)의 +입력단자와 -출력단자에 연결된 궤환저항(Z_T)에 의해 결정된다.

- <15> 상기 피크검출부(20)는 증폭기(22), 구동 트랜지스터(24), 버퍼기능의 트랜지스터(26), 충전 커패시터(C_{PD}) 및 바이어스회로(28)로 구성된다. 이때, 피크검출부(20)를 통해 출력된 기준전압(V_{ref})은 궤환 저항(Z_T)을 통해 판별 임계 전류로 전환된다.
- <16> 상기와 같이 구성된 종래의 궤환형 버스트모드 광수신기는 다음과 같이 작동한다.
- <17> 먼저, 상기 차동전치증폭부(10)는 증폭기(12)의 +단에 광검출부(2)로부터 수신된 전류(I_{IN})를 입력받고 -단에 기준신호(V_{ref})를 입력받는다. 이때 -단에 입력되는 기준신호는 피크검출부(20)에서 검출된 기준전압(V_{ref})에 따라 전환된 판별 임계전류이다. 그러면, 차동전치증폭부(10)는 두 입력전류차에 따른 출력 전압(V_o^+ , V_o^-)을 발생한다.
- <18> 상기 피크검출부(20) 내 증폭기(22)의 +단자에는 차동전치증폭부(10)의 증폭기 +단자에서 출력되는 V_o^+ 을 입력하고, 증폭기(22)의 -단자에는 차동전치증폭부의 증폭기(12)의 -단자에 인가되는 기준전압(V_{ref})을 피드백한다.
- <19> 그러면, 피크검출부(20)의 증폭기(22)에서는 두 전압이 동일하지 않을 경우 구동 트랜지스터가(24)가 턴온되어 +/- 단자의 전압이 동일할 때까지 충전 커패시터(C_{PD})에 전압을 충전시킨다. 이때, 광검출신호, 제 1입력(I_{IN})이 차동전치증폭부(10)로 흘러가면 그 출력은 $\Delta V_o^+ = \Delta V_o^-$ 이고 피크검출부(20)는 +단자의 ΔV_o^+ 출력을 공급받기 때문에 충전 커패시터(C_{PD})에 충전되는 전압은 기준전압(V_{ref})이 된다. 기준전(V_{ref})은 $\frac{Z_T I_{IN}}{2}$ 이므로 이 값은 출력 데이터의 중간으로서 데이터를 판별하기 위한 임계값으로 이용된다.
- <20> 상기 피크검출부(20)의 증폭기(22)를 통해 두 전압이 동일해지면, 구동트랜지스터

(24)는 턴오프되고, 이에 충전 커패시터(C_{PD})는 방전된다. 방전시 버퍼 트랜지스터(26)는 턴온되어 바이어스회로(28)를 통해서 전류가 흐르게 된다.

<21> 그러면, 버퍼 트랜지스터(26)와 바이어스회로(28)의 노드에 걸리는 기준전압(V_{ref})은 캐환저항(Z_T)을 통해서 판별임계 전류로 전환되어 차동전치증폭부(10)의 증폭기(12)의 -단자로 캐환된다. 이에 따라, 피크검출부(20)의 증폭기(22) -단자로 흐르는 전류는 $\frac{I_N}{2}$ 가 되어 광검출신호(I_{IN}) 전류의 중간값이 된다. 이에 따라, 기준신호(V_{ref})는 차동전치증폭부(10)의 판별 임계값의 역할을 한다.

<22> 그러나, 실제 기준신호(V_{ref})는 소자의 비대칭성에 의해 나타나는 차동전치증폭부(10)의 오프셋(offset)과 피크검출부(20)의 회로 구조상 트랜지스터의 턴온 전압때문에 나타나는 구조적 오프셋이 존재하게 되므로 그 값이 출력 데이터의 중심인 $\frac{Z_{TIN}}{2}$ 에서 벗어나게 되고, 피크검출부(20)내 증폭기(22)의 이득에 의해 크기가 $(1+G)$ 만큼 감소된다. 이렇게 기준신호가 변화되면 펄스폭 왜곡(Pulse Width Distortion)이 발생하여 광검출부(2)의 수신감도(sensitivity)가 줄어들게 된다.

<23> 도 2는 도 1에 도시된 광수신기의 출력파형도로서, 이는 도 1의 광수신기에 의한 출력파형의 펄스폭 왜곡을 도시한 것이다.

<24> 즉, 피크검출부(20)를 통해 발생된 기준신호(V_{ref})가 소자 비대칭성과 회로 구조상의 오프셋에 의해 $\frac{Z_{TIN}}{2}$ 보다 작아진 경우 도면부호 a와 같은 광수신기의 출력에서 논리 0신호의 폭과 크기가 작아지고 논리 1신호의 폭과 크기가 커지게 된다. 이와 반대로, 기준신호(V_{ref})가 $\frac{Z_{TIN}}{2}$ 보다 커진 경우 도면부호 b와 같이 광수신기의 출력에서 논리신호 0의 폭과 크기는 커지고 논리신호 1의 폭과 크기는 작아진다.

<25> 광수신기의 출력신호가 이렇게 비대칭성을 갖는 것은 바로 출력신호를 판별하는 임계값인 기준신호(V_{ref})가 정확히 출력신호의 레벨 중간에 놓이지 않아 생기는 펄스폭 왜곡이다. 이러한 펄스폭 왜곡은 광수신기의 수신감도를 나쁘게 하여 최대 전송속도를 감소시키는 원인으로 작용한다.

<26> 그러므로, 이 펄스폭 왜곡을 최소화하기 위해 종래의 궤환형 버스트모드 광수신기는 차동전치증폭부(10)에 저항(Z_T)과 +단자에 연결된 전류원(I_{ADJ})을 추가하였다. 그런데, 추가된 전류원(I_{ADJ})은 차동전치증폭부(10)에 의한 오프셋을 보상할 뿐 피크검출기 내 트랜지스터의 턴온 전압으로 인해 발생하는 구조적 오프셋은 보상하지 않는다.

<27> 더욱이, 피크검출부(20)에서 생기는 오프셋은 트랜지스터의 턴온 전압이 큰 화합물 반도체 소자를 사용할 경우 심각해진다. 예를 들면, 고속 회로에서는 화합물 반도체 소자가 선호되는데, AlGaAs/GaAs HBT 트랜지스터의 경우 턴온 전압이 실리콘 바이폴라트랜지스터의 약 2배정도이고 동일한 컬렉터 전류에 대해서 트랜스컨덕턴스가 작기 때문에 전압 이득이 낮아지게 된다. 낮아진 전압 이득은 트랜지스터의 턴온 전압으로 인해 발생하는 오프셋을 줄일 수 없게 된다.

<28> 따라서, 종래의 궤환형 버스트모드 광수신기는 피크검출기의 오프셋에 의한 펄스폭 왜곡이 발생하게 되어 수신감도가 매우 나빠지게 되며 그 결과 최대 전송속도가 감소되는 문제점이 있었다.

【발명이 이루고자 하는 기술적 과제】

<29> 본 발명의 목적은 상기와 같은 종래 기술의 문제점을 해결하기 위하여 버스트모드 광수신기의 피크검출기에서 증폭기를 다단 궤환형으로 구성하여 궤환 이득을 증가시킴으

로써 피크검출기의 트랜지스터 턴온 전압에 의해 발생하는 오프셋을 줄이고 광수신기의 기준신호로 사용되는 판별임계값을 정확히 데이터의 중간에 위치시켜 수신감도를 증가시킬 수 있는 다단 케환형 버스트모드 광수신기를 제공하고자 한다.

<30> 상기 목적을 달성하기 위하여 본 발명은 버스트모드 광수신기에 있어서, 광검출부에서 검출된 전류신호와 기준신호를 입력으로 받아 그 차를 검출하여 출력전압을 발생하는 차동전치증폭부와, 차동전치증폭부의 오프셋을 보상하기 위한 전류원, 그리고 출력전압과 기준신호를 비교하되, 기준신호의 레벨이 차동전치증폭부의 출력전압의 중간값에 맞추어지도록 적어도 2개이상의 증폭기들이 다단으로 연결되고, 최종단의 증폭기 출력에 응답하여 턴온되는 구동 트랜지스터와, 구동 트랜지스터에 의해 인가된 전압을 충전하는 커패시터를 갖는 피크검출부를 구비하는 것을 특징으로 한다.

<31> 본 발명의 다단 케환형 버스트모드 광수신기에 따르면, 피크검출부에 사용된 적어도 2개이상 연결된 동일한 증폭기들에 의해 피크검출부의 전체 이득이 G^N 가 된다. 이와 같이 피크검출부내 증폭기를 다단으로 케환할 경우 트랜지스터의 턴온 전압에 의한 구조적 오프셋이 증폭기 개수의 이득 G^N 만큼 감소하게 되어 피크검출부에서 정확한 기준신호를 출력하기 때문에 결국 출력데이터의 펄스폭 왜곡현상을 줄일 수 있다.

【발명의 구성 및 작용】

<32> 이하 첨부된 도면을 참조하여 본 발명의 바람직한 실시예에 대해 설명하고자 한다.

<33> 도 3은 본 발명에 따른 다단 케환형 버스트모드 광수신기의 일예를 나타낸 회로도로서, 이를 참조하면 본 발명의 버스트모드 광수신기는 다음과 같은 구성을 갖는다.

<34> 즉, 본 발명의 버스트모드 광수신기에서 차동전치증폭부(100)는 종래와 마찬가지로

증폭기(102)의 +단자에 광검출부(104)에서 검출된 광검출신호(I_{IN})를 입력받고 증폭기의 -단자에 기준신호(V_{ref})를 입력받아 상기 광검출신호와 기준신호차를 증폭해서 출력전압(V_o^+, V_o^-)을 발생한다.

<35> 그러면, 본 발명의 피크검출부(110)는 적어도 2개이상의 증폭기들(112, 114)이 다단으로 연결되어 있고, 최종단 증폭기(114)의 출력에 응답하여 턴온되는 구동 트랜지스터(116)와, 구동 트랜지스터(116)에 의해 인가된 전압을 충전하는 커패시터(C_{PD})와, 버퍼기능의 트랜지스터(118), 바이어스회로(119)로 구성된다. 이때, 적어도 2개이상 연결된 증폭기(112, 114)의 개수는 피크검출부(110)의 이득과 소모 전력을 계산해서 결정하는 것이 바람직하다. 본 실시예에서 피크검출부(110)는 2개의 증폭기를 사용한다.

<36> 게다가, 본 발명의 광수신기는 역시 종래와 동일하게 피크검출부(110)를 통해 출력된 기준전압(V_{ref})이 궤환저항(Z_T)을 통해 판별 임계전류로 전환되어 차동전치증폭부의 증폭기(102)의 -단에 흐르게 되고, 상기 궤환 저항(Z_T)과 동일한 값을 갖는 저항(Z_T)을 차동전치증폭부의 증폭기(102)의 +단과 V_o^- 출력단 사이에 연결한다. 또한, 차동전치증폭부의 증폭기(102)는 오프셋을 보상하기 위하여 상기 저항(Z_T)과 +단자에 연결된 전류원(I_{ADJ})을 추가한다.

<37> 이러한 구성을 갖는 다단 궤환형 버스트모드 광수신기에서 차동전치증폭부(100)는 종래의 광수신기(도 1)와 동일한 구성 및 작용을 하므로 생략하기로 한다.

<38> 그러면, 본 발명에서 개선된 피크검출부(110)는 차동전치증폭부(100)의 출력전압(V_o^+)과 기준신호(V_{ref})를 비교해서 기준신호의 레벨이 차동전치증폭부의 출력전압의 중간값에 맞추어지도록 제어하는데, 특히 다단으로 연결된 증폭기들(112, 114)을 통해서 전

체 이득이 G^2 로 증가되어 구동 트랜지스터(116) 또는 버퍼 트랜지스터(118) 등의 내부 트랜지스터를 통해 발생하는 턴온 전압에 의한 오프셋을 줄일 수 있다. 즉, 본 발명의 피크검출부(110)는 첫 번째 및 두 번째 증폭기(112, 114)에 의해 전체 이득이 G^2 가 되어 내부 트랜지스터들의 턴온 전압에 의한 구조적 오프셋이 이득 G^2 에 의해 감소하게 되어 광수신기의 기준신호로 사용되는 판별임계값을 정확히 출력 데이터의 중간에 위치시킨다.

<39> 이로 인해, 본 발명은 종래 피크검출부의 증폭기 이득이 낮아서 기준신호가 출력데이터의 중간에서 벗어나 발생하는 출력 데이터의 펄스 왜곡현상을 제거한다.

<40> 좀 더 상세하게 본 발명의 다단 폐환형 버스트모드 광수신기에서 피크검출부를 통해 정확한 출력데이터의 판별 임계값인 기준신호를 생성하는 것을 수식으로 설명하면 다음과 같다.

<41> 본 발명의 광수신기에서 차동전치증폭부(100)에 의한 오프셋은 전류원(I_{ADJ})을 통해 제거되므로 차동전치증폭부(100)의 오프셋이 없다고 가정하면 광검출신호(I_{IN})에 대한 출력 데이터(즉, DC 신호)로서 $V_o(dc)$ 를 포함한 기준신호(V_{ref})의 관계식은 아래 수학적 식 1과 같다.

<42> 【수학적 식 1】

$$V_{ref} = V_o(dc) + \frac{G}{2(1+G)} I_{IN} Z_T$$

<43> 실제로, 피크검출부(110)는 구동 트랜지스터의 턴온에 의해 충전 커패시터(C_{PD})에 광검출신호(I_{IN})에 따른 최고값 $V_o^+(peak)$ 를 충전하지 못하게 된다. 만약, 구동트랜지스터 및 버퍼 트랜지스터의 턴온 전압이 $V_{BE,Tx}$, $V_{BE,Ty}$ 라면, 이득 G

를 갖는 첫 번째 증폭기(112)의 입력은 $V_o^+(\text{peak}) - V_{\text{ref}}$ 가 된다. 이때, 차동전치증폭부(100)의 증폭기(102)와 피크검출부(110)의 증폭기(112)는 이득 G 를 가진 동일한 증폭기로 가정하는데, 이렇게 증폭기들의 + 및 - 단이 엇갈려 연결되어 있으므로 차동증폭기의 오프셋을 서로 상쇄시킨다.

<44> 이에, 피크검출부(110)에서 구해지는 기준전압(V_{ref})은 수학식 2와 같다.

<45> 【수학식 2】

$$V_{\text{ref}} = G \{ V_o^+(\text{peak}) - V_{\text{REF}} \} - (V_{\text{BE,Tx}} + V_{\text{BE,Ty}})$$

<46> 수학식 2를 참조하면 차동전치증폭부(100)에서 구해지는 $V_o^+(\text{peak})$ 는

광검출신호(I_{IN})가 있을때 첫 번째 증폭기(112)의 +단자에 인가되는 차동전치증폭부(100)의 최대값에 해당한다. 이 값을 수학식 2에 대입하고 전체 오프셋을 포함시키면 기준전압(V_{ref})은 다음 수학식 3과 같다.

<47> 【수학식 3】

$$V_{\text{ref}} = V_o(\text{dc}) + \left\{ \left(\frac{G}{1+G} \right)^2 \frac{I_{\text{IN}} Z_T}{2} - \frac{V_{\text{BE,Tx}} + V_{\text{BE,Ty}}}{1+G} \right\}$$

<48> 상기 수학식 3에서 $V_{\text{BE,Tx}}$, $V_{\text{BE,Ty}}$ 항에 의해 출력 데이터를 판별하기 위한 임계값으로서의 기준전압(V_{ref})은 피크검출부(110)에서 2개의 증폭기들(112, 114)이 다단으로 연결되어 있기 때문에, 피크검출부의 개방회로 이득이 G^2 가 된다. 이에 따라, 피크검출부(110)의 내부 트랜지스터들의 턴온전압에 의한 오프셋은 $(1+G^2)$ 만큼 감소하게 되고, 피크검출부(110)의 오프셋 감소로 인해 기준신호의 레벨이 출력 데이터의 중간 범위를 유지하게 된다. 결국 출력 데이터의 파형왜곡이 제거되어 수신감도를 크게 향상시킬 수 있다.

<49> 한편, 피크검출부(110)에서 증폭기를 N개이상 다단으로 연결하여 차동전치증폭부에
 변환하고자 할 경우 수학식 2에서 이득 G를 G^N 으로 바꾸어 수학식 3에 대입하면 다음과
 같은 수학식 4가 얻어진다.

<50> 【수학식 4】

$$V_{ref} = V_o(dc) + \left\{ \left(\frac{G^N}{1+G^N} \right) \left(\frac{G}{1+G} \right) \frac{I_{IN} Z_T}{2} - \frac{V_{BE,Tx} + V_{BE,Ty}}{1+G^N} \right\}$$

<51> 수학식 4에서보면, 피크검출부의 다단 변환형 증폭기의 개수가 증가할 수록 오프셋
 이 크게 줄어드는 것을 알 수 있다. 하지만, 증폭기의 개수가 늘어날수록 소모전력이
 크게 되는 단점이 있기 때문에 광수신기의 수신감도를 만족시키기 위해서는 이득 G와 소
 모전력을 감안하여 피크검출부의 증폭기 개수를 결정하는 것이 바람직하다.

<52> 도 4는 도 3에 도시된 광수신기의 출력파형도로서, 이를 참조하면 본 발명에 따른
 광수신기는 피크검출부를 통해 오프셋이 보상되어 출력 데이터의 정확한 판별 임계값인
 기준신호를 발생함으로써 출력파형의 펄스폭 변조가 줄어든다.

<53>

즉, 본 발명의 피크검출부를 통해 오프셋이 보상된 기준신호(V_{ref})가 $\frac{Z_T I_{IN}}{2}$ 를 갖
 기 때문에 도면부호 c 및 d와 같이 광수신기의 출력에서 논리 0신호의 폭과 크기가 일정
 해진다.

<54>

이와 같이, 본 발명에 따른 광수신기는 출력신호를 판별하는 임계값인
 기준신호(V_{ref})가 정확히 출력신호의 레벨 중간에 놓여 결국 양호한 출력신호를 얻을
 수 있으므로 수신감도를 향상시킨다.

<55>

도 5는 본 발명의 일 실시예에 따른 다단 변환형 버스트모드 광수신기의 상세한 회
 로도로서, 도 3의 회로를 구체적으로 구성한 것이다.

- <56> 즉, 차동전치증폭부(100)내의 증폭기(102)는 차동 트랜지스터쌍($Q_1 \sim Q_2$)과, 버퍼와 DC전압 전환기능의 달링턴 회로($Q_3 \sim Q_4$)($Q_5 \sim Q_6$), 그리고 바이어스회로($Q_7, Q_8, Q_9, Q_{10}, Q_{11}, Q_{12}$)로 이루어진다.
- <57> 여기서, 차동전치증폭부(100)의 저항 R_C 는 트랜지스터의 트랜스컨덕턴스(g_m)과 함께 증폭기의 이득을 조정하는 역할을 한다. 트랜지스터 Q_1 의 트랜스컨덕턴스가 g_{m1} 이라면 증폭기(102)의 차동이득 G 는 $2g_{m1}R_C$ 가 된다.
- <58> 그리고, 증폭기(102)는 출력단을 피이드백하는 트랜스임피던스 저항(Z_T)을 포함하여 차동전치증폭부(100)를 이룬다. 저항 R_{ADJ} 는 증폭기(102)의 +단자로부터 전류를 흘려 증폭기의 +/-단자의 오프셋을 보상하는 역할을 하는 것으로 도 3의 회로에서는 전류원 I_{ADJ} 에 해당한다.
- <59> 피크검출부(110)내에는 적어도 2개이상의 증폭기들이 다단으로 연결되어 있는 것이 바람직하지만, 본 실시예의 회로에서는 2개의 증폭기(112, 114)들이 다단으로 연결되어 있다. 이에 첫 번째 증폭기(112)와 두 번째 증폭기는 각각 다수개의 트랜지스터들($Q_{13} \sim Q_{24}$)($Q_{25} \sim Q_{31}$)로 이루어진다.
- <60> 첫 번째 및 두 번째 증폭기들(112, 114)은 차동전지증폭부(100)내의 증폭기(102)와 같이 각각 차동 트랜지스터쌍($Q_{13} \sim Q_{14}$)($Q_{125} \sim Q_{126}$)과, 버퍼와 DC전압 전환기능의 달링턴 회로($Q_{15} \sim Q_{16}$)($Q_{17} \sim Q_{18}$), 그리고 바이어스회로($Q_{19}, Q_{20}, Q_{21}, Q_{22}, Q_{23}, Q_{24}, Q_{27}, Q_{28}, Q_{31}$)로 이루어진다.
- <61> 도 3의 구동 트랜지스터(116)는 Q_{29} 에 해당하고, 버퍼기능의 트랜지스터(118)는 Q_{30} 에 해당한다. 또한, 트랜지스터 Q_{29} 와 Q_{30} 사이에는 검출된 피크값을 충전하는 커패시

터(C_{PD})가 연결되어 있다.

<62> 첫 번째 및 두 번째 증폭기(112,114) 역시 차동전지증폭부(100)내의 증폭기(102)와 동일한 바이어스 전류와 저항 R_C 를 사용하므로 각각 동일한 이득 G 를 갖는다.

<63> 그러므로, 본 발명의 피크검출부(110)는 첫 번째 및 두 번째 증폭기(112,114)에 의해 전체 이득이 G^2 가 되고 내부 트랜지스터들의 턴온 전압에 의한 구조적 오프셋이 이득 G^2 에 의해 감소하게 된다.

【발명의 효과】

<64> 이상 설명한 바와 같이, 종래의 버스트모드 광수신기는 차동전지증폭부의 오프셋은 제거하였지만 피크 검출기에 의한 오프셋은 보상하지 않았기 때문에 피크검출부를 통해 발생하는 기준신호가 출력 데이터의 중간에 맞추어지지 않아서 출력 펄스폭 왜곡이 일어나고 수신감도가 저하되었다.

<65> 그러나, 본 발명의 광수신기는 피크 검출기의 증폭기를 다단으로 구성하여 궤환함으로써 피크 검출기에 의한 오프셋이 이득 G^N 만큼 억제되는 효과를 얻을 수 있다.

<66> 이에 따라, 피크검출부를 통해서 출력신호를 판별하는 임계값인 기준신호(V_{ref})가 정확히 출력신호의 레벨 중간에 놓이게 되므로 종래 기술에 비해 펄스폭 왜곡을 현저히 줄일 수 있으며 따라서 수신감도를 크게 향상시킬 수 있다.

<67> 또한, 본 발명의 광수신기는 피크검출부를 통해 전체 이득을 높일 수 있어 피크검출부내 트랜지스터의 턴온 전압으로 인해 발생하는 오프셋을 줄일 수 있기 때문에 문턱 전압이 큰 화합물 반도체소자를 그대로 사용할 수 있어 고속 장치에 적용이 가능하다는 장점이 있다.

<68> 한편, 본 발명은 상술한 실시예에 국한되는 것이 아니라 후술되는 청구범위에 기재
된 본 발명의 기술적 사상과 범주내에서 당업자에 의해 여러 가지 변형이 가능하다.

【특허청구범위】**【청구항 1】**

버스트모드 광수신기에 있어서,

광검출부에서 검출된 전류신호와 기준신호를 입력으로 받아 그 차를 검출하여 출력전압을 발생하는 차동전치증폭부;

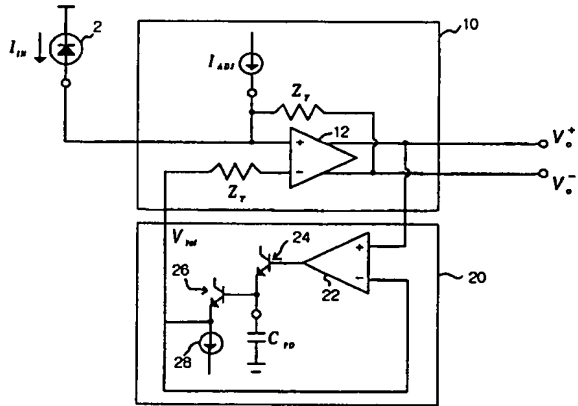
상기 차동전치증폭부의 오프셋을 보상하기 위한 전류원, 그리고 출력전압과 기준신호를 비교하되, 기준신호의 레벨이 차동전치증폭부의 출력전압의 중간값에 맞추어지도록 적어도 2개이상의 증폭기들이 다단으로 연결되고, 최종단의 증폭기 출력에 응답하여 턴온되는 구동 트랜지스터와, 상기 구동 트랜지스터에 의해 인가된 전압을 충전하는 커패시터를 갖는 피크검출부를 구비하는 것을 특징으로 하는 다단 궤환형 버스트모드 광수신기.

【청구항 2】

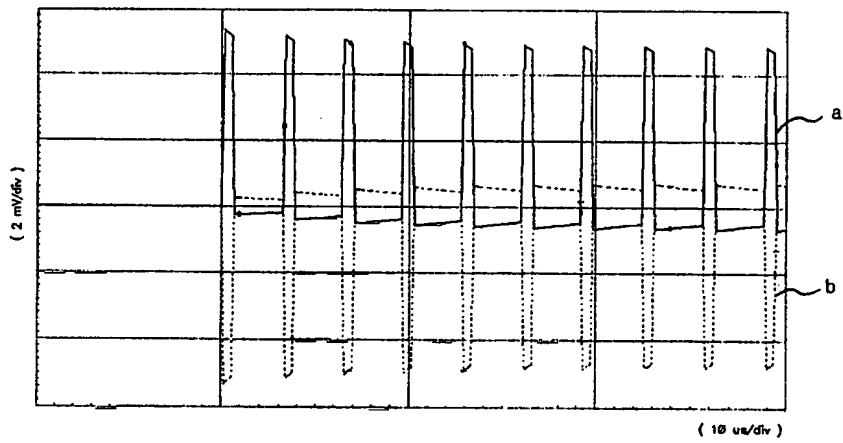
제 1항에 있어서, 상기 적어도 2개이상 연결된 증폭기의 개수는 피크검출부의 이득과 소모 전력을 계산해서 결정하는 것을 특징으로 하는 다단 궤환형 버스트모드 광수신기.

【도면】

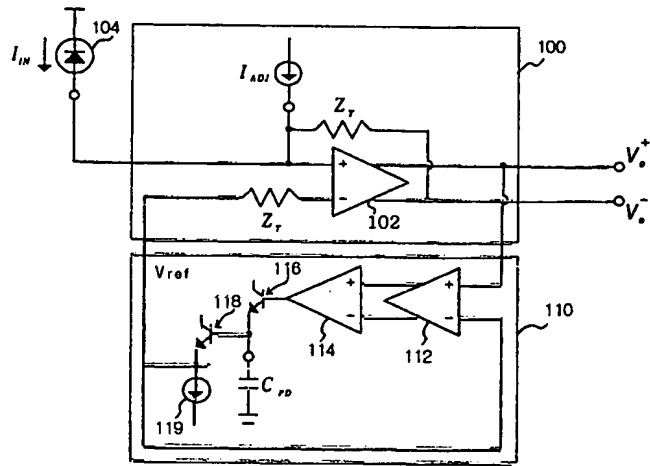
【도 1】



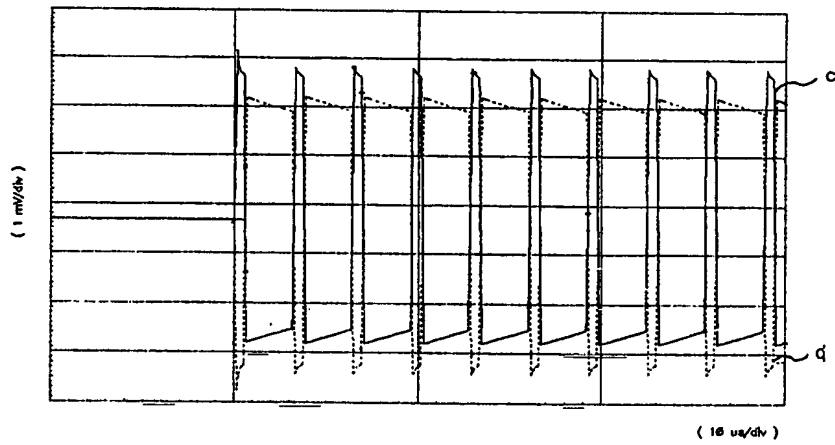
【도 2】



【도 3】



【도 4】



【도 5】

